

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-275175

(43)公開日 平成11年(1999)10月8日

(51)Int.Cl.<sup>6</sup>

H 0 4 L 29/10

H 0 4 B 1/10

識別記号

F I

H 0 4 L 13/00

H 0 4 B 1/10

3 0 9 Z

A

審査請求 未請求 請求項の数 3 O L (全 5 頁)

(21)出願番号 特願平10-70723

(22)出願日 平成10年(1998)3月19日

(71)出願人 000237592

富士通テン株式会社

兵庫県神戸市兵庫区御所通1丁目2番28号

(72)発明者 酒井 直樹

兵庫県神戸市兵庫区御所通1丁目2番28号

富士通テン株式会社内

(74)代理人 弁理士 石田 敬 (外3名)

(54)【発明の名称】 シリアル通信におけるノイズフィルタリング装置

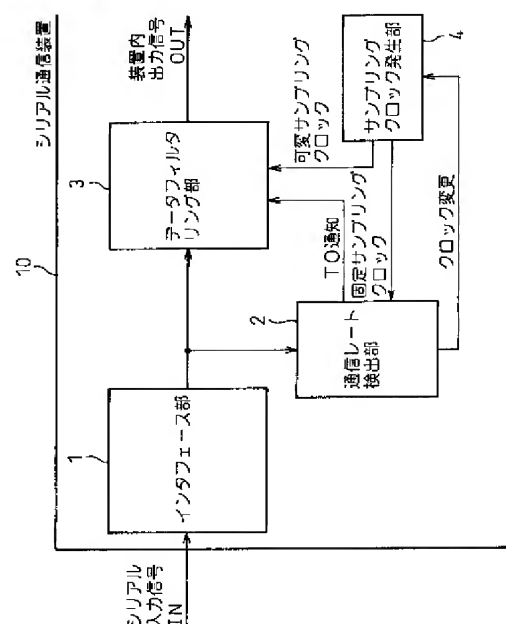
(57)【要約】

【課題】 シリアル通信装置に関し、特にシリアル受信信号のノイズ除去とその最適な処理規模を実現したノイズフィルタリング装置を提供することを目的とする。

【解決手段】 シリアル通信回線とインタフェースするインタフェース部1と、前記インタフェース部からの受信データのヘッダ信号ビットを検出し、所定周期で前記ビットを多点サンプリングし、そのサンプリング数から前記受信データの通信レートを判定する通信レート検出部2と、前記通信レート検出部で判定された通信レートに基づいて受信データの1ビット時間長を決定し、前記インタフェース部からの受信データの先頭エッジ検出後はそのビット時間長内のノイズをマスキングして出力するデータフィルタリング部3とから構成する。

図 1

本発明によるシリアル通信におけるノイズフィルタリング装置の基本構成



## 【特許請求の範囲】

【請求項1】 シリアル通信回線とインタフェースするインタフェース部と、

前記インタフェース部からの受信データのヘッダ信号ビットを検出し、所定周期で前記ビットを多点サンプリングし、そのサンプリング数から前記受信データの通信レートを判定する通信レート検出部と、

前記通信レート検出部で判定された通信レートに基づいて受信データの1ビット時間長を決定し、前記インタフェース部からの受信データの先頭エッジ検出後はそのビット時間長内のノイズをマスキングして出力するデータフィルタリング部とから構成することを特徴とするシリアル通信におけるノイズフィルタリング装置。

【請求項2】 シリアル通信回線とインタフェースするインタフェース部と、

前記インタフェース部からの受信データのヘッダ信号ビットを検出し、所定周期で前記ビットを多点サンプリングし、そのサンプリング数から前記受信データの通信レートを判定する通信レート検出部と、

前記通信レート検出部で判定された通信レートに基づいて受信データの1ビット時間長及び受信データのレベル多数決判定のためのサンプリング数を決定し、前記多数決判定により受信データビット時間長内のノイズをマスキングして出力するデータフィルタリング部とから構成することを特徴とするシリアル通信におけるノイズフィルタリング装置。

【請求項3】 さらに、前記データフィルタリング部に受信データのサンプリングクロックを供給し、そのサンプリングクロックを前記通信レート検出部からの通信レートに基づいて変更するサンプリングクロック発生部を有する請求項1又は2記載の装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明はシリアル通信装置に関し、特にシリアル通信における受信信号のノイズフィルタリング装置に関するものである。

## 【0002】

【従来の技術】従来のシリアル通信装置、特に多点サンプリングによって各受信ビットの“1”又は“0”を判定する装置にあっては、受信ビットの立ち上がり／立ち下がりエッジ部分の検出遅延時間をより少なくし、そのジッタ変動幅を低減するために1ビットあたりのサンプリング数を多くする必要があった。さらに、回線ノイズ等の影響を回避し、確実にその受信信号レベルを検出するために、前記サンプリング点の多数決判定個数を多くする必要があった。

## 【0003】

【発明が解決しようとする課題】しかしながら、受信信号のエッジやレベルの検出精度を向上させるため、上記従来技術のように単純に各受信ビット当たりののサンプ

リング個数及びその多数決判定個数を増やした場合には、受信回路規模やその製造コストが増大する等の問題があった。

【0004】前記多数決判定をソフトウェア処理した場合には、判定点が増える程にその処理が複雑となり、より高速で高価なCPUが必要になる等の問題もあった。また、通信レートが変動した場合には、上記ソフトウェア処理の複雑さが一層増大し、さらには不必要に多くのサンプリングが行われる等の弊害も生じていた。

【0005】そこで本発明の目的は、上記問題点を鑑み、通信信号のヘッダ部分に固定論理ビット（常に“1”又は“0”）を含む信号に対し、それから通信レートを判定し、その通信レートに基づき受信ビット幅内に含まれるノイズをマスキングすることによって適切なサンプリング数、エッジ検出時間、及びレベル判定処理量の範囲内で確実なデータ受信を可能とするシリアル通信におけるノイズフィルタリング装置を提供することにある。

## 【0006】

【課題を解決するための手段】本発明によれば、シリアル通信回線とインタフェースするインタフェース部と、前記インタフェース部からの受信データのヘッダ信号ビットを検出し、所定周期で前記ビットを多点サンプリングし、そのサンプリング数から前記受信データの通信レートを判定する通信レート検出部と、前記通信レート検出部で判定された通信レートに基づいて受信データの1ビット時間長を決定し、前記インタフェース部からの受信データの先頭エッジ検出後はそのビット時間長内のノイズをマスキングして出力するデータフィルタリング部とから成るシリアル通信におけるノイズフィルタリング装置が提供される。

【0007】また本発明によれば、前記データフィルタリング部は、また前記通信レート検出部で判定された通信レートに基づいて受信データの1ビット時間長及び受信データのレベル多数決判定のためのサンプリング数を決定し、前記多数決判定により受信データビット時間長内のノイズをマスキングして出力する。

【0008】さらに本発明によれば、前記データフィルタリング部に受信データのサンプリングクロックを供給し、そのサンプリングクロックを前記通信レート検出部からの通信レートに基づいて変更するサンプリングクロック発生部を有する。

## 【0009】

【発明の実施の形態】図1は、本発明によるシリアル通信装置のノイズフィルタリング装置の基本構成を示したものである。図2は、本発明によるノイズフィルタリングの原理説明図である。図1において、シリアル通信装置10のインタフェース部1は、同期／非同期等の種々のシリアル通信回線とインターフェースする。

【0010】通信レート検出部2は、図2の(a)に示

すように前記インタフェース部1からの受信データのヘッダ信号ビット、例えば調歩同期式のスタートビット信号や他の所定のヘッダ信号を有する信号であってそのヘッダ部分に含まれる固定論理ビット（常に“1”又は“0”）等、を検出し、そのビットを所定周期で多点サンプリングする。そして、そのサンプリング数をカウントすることによって前記受信データの通信レートT0を判定する。

【0011】前記通信レート検出部2は、その判定した通信レートT0をデータフィルタリング部に通知し、さらにその通信レートから以降のデータ信号の最適なサンプリング数を決定し、それに基づいてサンプリングクロック発生部4のサンプリングクロックを変更する。

【0012】前記最適なサンプリング数は、例えばエッジ検出遅延時間やレベル判定処理量等がデータが確実に受信できる範囲内で最小となるように決定される。図2の(b)に示す点線の矢印は、図2の(a)で判定したヘッダ信号の通信レートT0からデータサンプリング周期がその半分（サンプル数6個→3個）に変更された場合を示している。

【0013】データフィルタリング部3は、図2の(b)に示すように前記通知された通信レートT0を受信データのマスクング時間として、受信データビット区間で所定のエッジ検出や、所定数のサンプル点による多数決判定が行われた時にその区間内のノイズをマスクングする。その結果、図2の(b)の最下段に示すように、受信データ信号は通信レートT0のノイズが除去された信号に修復される。

【0014】図3～図6は、本発明によるノイズフィルタリング装置の制御フローの一例を示したものである。図3及び図4は通信レート検出部2の制御フロー例を、そして図5及び図6はデータフィルタリング部3の制御フロー例をそれぞれ示している。

【0015】通信レート検出部2は、図3のステップS101で前述した受信信号のヘッダ信号ビットを検出する。そして、前記ヘッダ信号ビットはサンプリングクロック発生部4からの所定周期のサンプリング信号によって多点サンプリングされ、そのビット幅、すなわち通信レートtiが測定される（S102）。次段の点線で囲んだステップS103は、前記ヘッダ信号ビットの測定精度をより一層向上させるためのものであり、本ステップは省略できる。

【0016】前記ステップS103では、先ず連続する所定数（N個）のヘッダ信号を繰り返し受信し、各通信レートtiを測定して通信レート検出部2内部のメモリに格納する（S201及びS202）。次に、N個の受信が完了した時点でその平均値を算出し、それを通信レートT0と判定する（S203）。

【0017】ステップS104では、前記ステップS102又はS103から与えられる通信レートT0が所定

範囲内（ $a \leq T0 \leq b$ ）にあるか否かを判断する。これによって、ヘッダ信号の測定時点におけるノイズの影響を除去することができる。図4は、前記ステップS104の別の態様を示したものであり、ここではさらにヘッダ信号の測定値（通信レートT0）が複数範囲で比較される（S301～S303）。

【0018】その結果サンプリングクロック発生部4からのサンプリングクロックは測定された通信レートT0に対応する最適のサンプリングレートに変更される（S304）。なお、前記通信レートの比較には、通信レート検出部2が予めメモリ等に格納してある通信レート対クロック範囲の対応テーブル等が使用される。

【0019】図5のステップS105では、データビットの開始エッジ（正論理では立ち上がりエッジ／負論理では立ち下がりエッジ）を検出する。なお、前記ステップS105では確実なエッジの検出を保証するために2個の連続したサンプリングによるエッジ検出の例を示している（S401及びS402）。また、そのサンプリングレートは、図4のステップS304に従って最適なものが選ばれる。

【0020】図6のステップS105は、図5のステップS105の別の態様例を示したものであり、そこでは確実なデータ受信レベルの検出を保証するために受信データの1ビット幅内でN個以上のサンプリング点による多数決判定処理を行う（S403）。なお、本例において前記サンプリング点Nは、図4のステップS304のサンプリングレートの変更によってその最適なものが得られる。

【0021】図5に戻って、ステップS106では、前記ステップS105（図5又は図6）を満足することを条件に、受信データの1ビット幅内のノイズマスクングを行う（図2の(b)参照）。その結果、上記ステップS105及びそれと関連する最適サンプリングクロックとの組み合わせにより、耐ノイズ性と適切な処理の双方を実現した受信信号波形の再生が可能となる。

【0022】最終ステップS107では、無通信時間（受信信号の無検出時間）を監視し、前記無通信時間が所定時間X（秒）以上継続した場合には、現在の通信状態が終了したものとして受信処理を終了する。次の通信に対しては、図3の受信開始処理が実行される。

【0023】

【発明の効果】以上述べたように、本発明によれば受信開始前にその通信のレートを判断し、それによって適切なサンプリングクロックの選択と受信データビット幅内のノイズマスクングを行うことにより、受信データの確実なノイズフィルタリングと適切な受信回路規模／ソフトウェア処理量の双方を実現したシリアル通信におけるノイズフィルタリング装置が提供可能となる。

【図面の簡単な説明】

【図1】本発明によるシリアル通信装置のノイズフィル

10

20

30

40

50

タリング装置の基本構成を示した図である。

【図2】本発明によるノイズフィルタリングの原理説明図である。

【図3】本発明によるノイズフィルタリングの制御フロー一例(1)。

【図4】本発明によるノイズフィルタリングの制御フロー一例(2)。

【図5】本発明によるノイズフィルタリングの制御フロー

一例(3)。

【図6】本発明によるノイズフィルタリングの制御フロー一例(4)。

【符号の説明】

- 1…インタフェース部
- 2…通信レート検出部
- 3…データフィルタリング部
- 4…サンプリングクロック発生部

【図1】

【図2】

図 1

本発明によるシリアル通信におけるノイズフィルタリング装置の基本構成

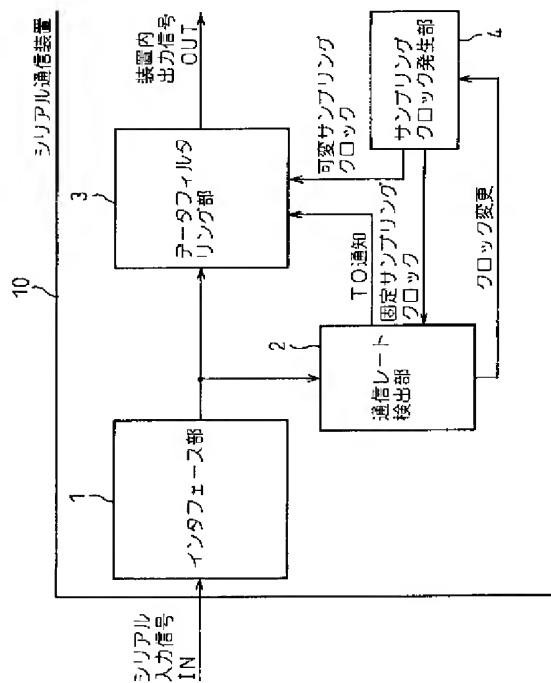
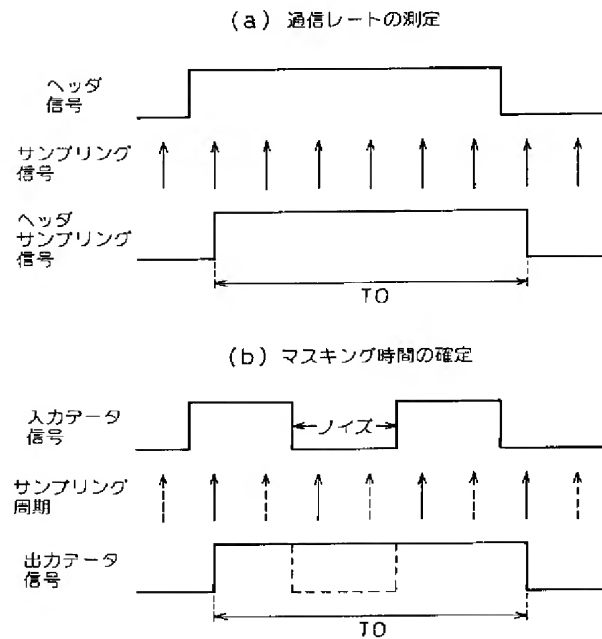


図 2

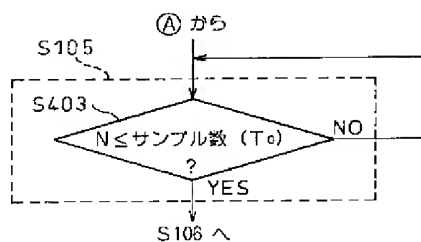
本発明によるノイズフィルタリングの原理説明図



【図6】

図 6

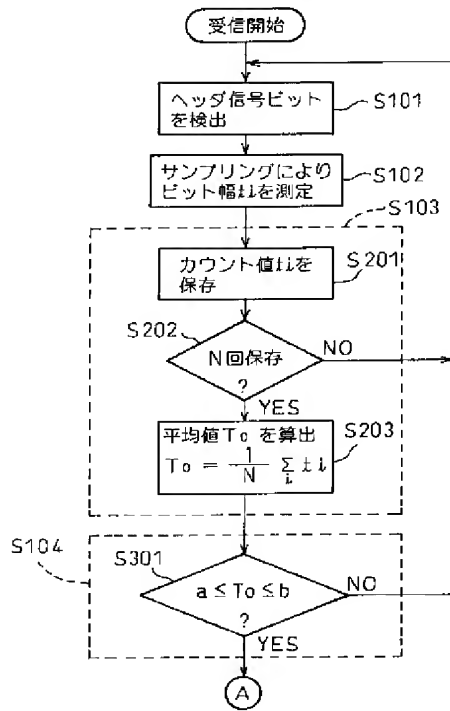
本発明によるノイズフィルタリング装置の制御フロー例(4)



【図3】

図 3

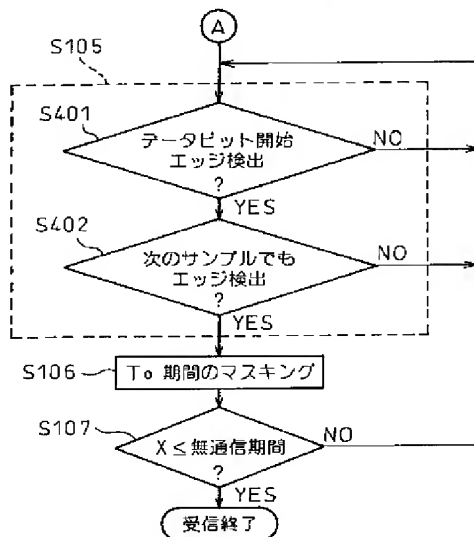
本発明によるノイズフィルタリング装置の制御フロー例(1)



【図5】

図 5

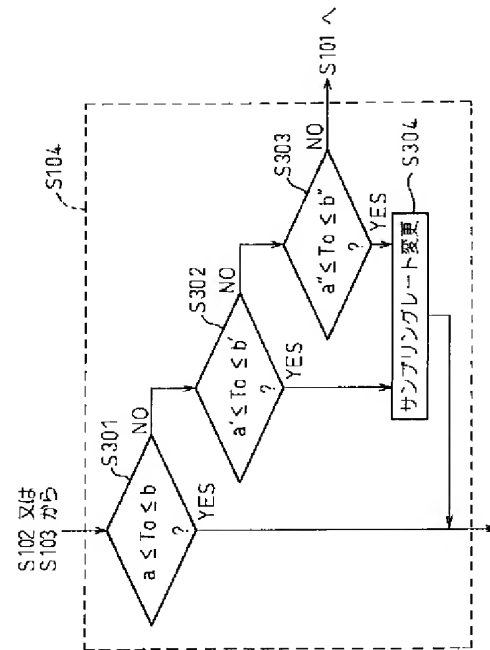
本発明によるノイズフィルタリング装置の制御フロー例(3)



【図4】

図 4

本発明によるノイズフィルタリング装置の制御フロー例(2)



**PAT-NO:** JP411275175A  
**DOCUMENT-IDENTIFIER:** JP 11275175 A  
**TITLE:** NOISE FILTERING DEVICE IN  
SERIAL COMMUNICATION  
**PUBN-DATE:** October 8, 1999

**INVENTOR-INFORMATION:**

NAME	COUNTRY
SAKAI, NAOKI	N/A

**ASSIGNEE-INFORMATION:**

NAME	COUNTRY
FUJITSU TEN LTD	N/A

**APPL-NO:** JP10070723  
**APPL-DATE:** March 19, 1998

**INT-CL (IPC):** H04L029/10 , H04B001/10

**ABSTRACT:**

PROBLEM TO BE SOLVED: To remove the noise in serial reception signals and to provide optimum processing scale especially in serial communication equipment.

SOLUTION: In the serial communication equipment 10, this device is constituted of an interface part 1 for interfacing with a serial communication channel, a communication rate detection part 2 for

detecting the header signal bit of reception data from the interface part 1, multi-point sampling the bit in a prescribed cycle and judging the communication rate of the reception data from the sampling number and a data filtering part 3 for deciding the 1-bit time length of the reception data based on the communication rate judged in the communication rate detection part 2, masking the noise within the bit time length after detecting the leading edge of the reception data from the interface part 1 and outputting them.

COPYRIGHT: (C)1999,JPO